

УДК 621.3.049

ИССЛЕДОВАНИЕ АНАЛОГО-ЦИФРОВЫХ ЭЛЕКТРОННЫХ СХЕМ

Инж. Кулакова С. В., доц. Яровой И. Ф.

Кафедра промышленной электроники.

Северо-Кавказский горно-металлургический институт
(государственный технологический университет)

Предлагается тестирование работы аналого-цифровой электронной схемы (АЦС) проводить по результатам моделирования её в системе OrCAD. Приведены результаты моделирования двух фрагментов схем на границах аналого-цифровой и цифро-аналоговой частей электронной схемы и их анализ.

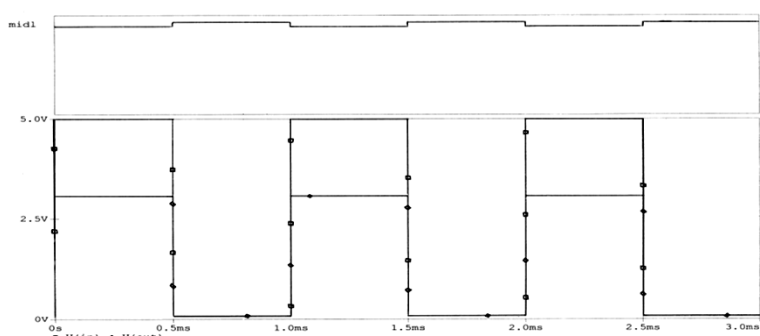


Рис.2. Аналоговые напряжения и цифровое состояние U1A.

Анализ смешанных аналого-цифровых электронных схем (АЦС), работающих на высоких частотах аналитическими методами, практически не применяется по основной причине: аналитически очень трудно учесть паразитные эффекты, присущие электронным компонентам, проводникам печатных плат и их взаимным влияниям. Реальным выходом из положения является моделирование АЦС в системе автоматизированного компьютерного конструирования OrCAD 16.3. Для экономии вычислительных ресурсов, используемых системой OrCAD 16.3 и затрат времени проектировщика, следует выделить типовые фрагменты схемы на границах аналого-цифровой и цифро-аналоговой частей схемы, провести моделирование этих фрагментов и анализ полученных результатов для принятия решения. Например: для аналого-

цифровой границы, на которой цифровая часть имеет инверторы, упрощенный фрагмент схемы может выглядеть, как показано на

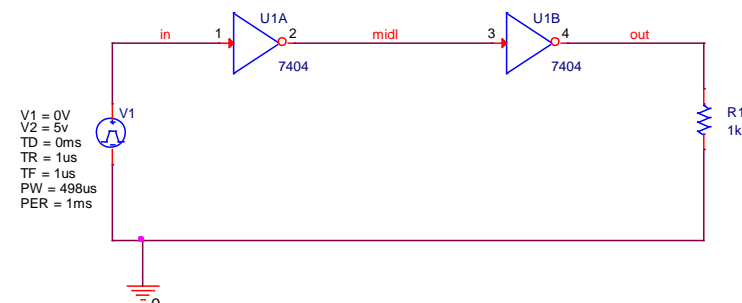


Рис.1. Фрагмент аналого-цифровой схемы с двумя инверторами.

рис.1. Входным (пробным) сигналом является импульсное напряжение идеального источника, имеющего следующие свойства: $V1 = 0\text{В}$ (V) – нижний уровень напряжения (при начале импульса); $V2 = 5\text{В}$ (V) – верхний уровень напряжения (высота импульса); $TD = 0\text{ мс}$ (ms) – время задержки момента импульса; $TR = 1\text{ мкс}$ (us) – длительность переднего фронта импульса (время нарастания импульса); $TF = 1\text{ мкс}$ (us) – длительность заднего фронта импульса (время затухания импульса); $PW = 0,498\text{ мс}$ (ms) – длительность плоской вершины импульса (ширина импульса); $PER = 1\text{ мс}$ (ms) – период следования (повторения) импульсов.

Два последовательно соединенных инвертора V1A и V1B реализованы в микросхеме 7404 серии TTL, имеющей в идеальном случае уровень логической единицы (HI) – 5В и уровень логического нуля (LO) – 0В. Резистор R1 с сопротивлением 1 кОм является приемлемой нагрузкой для V1B.

Создав проект моделирования схемы, приведенной на рис.1 (приемы создания проекта для OrCAD 9.2 описаны в [1]), запустим процесс моделирования. Модуль PSpice рассчитывает не только электрические величины (токи в ветвях, напряжения в цепях, мощности, потребляемые V1A, V1B и рассеиваемой резистором R1), но и логические состояния V1A, V1B. В окне модуля Probe отобразим вначале входное V(in) и выходное V(out) аналоговые напряжения, а затем цифровые состояния V1A:Y. Окно модуля

Probe с диаграммами на интервале времени 0 – 3 мкс., приведено на рис.2.

В верхней части окна представлены цифровые состояния инвертора, а в нижней – аналоговые входное напряжение и напряжение на резисторе R1.

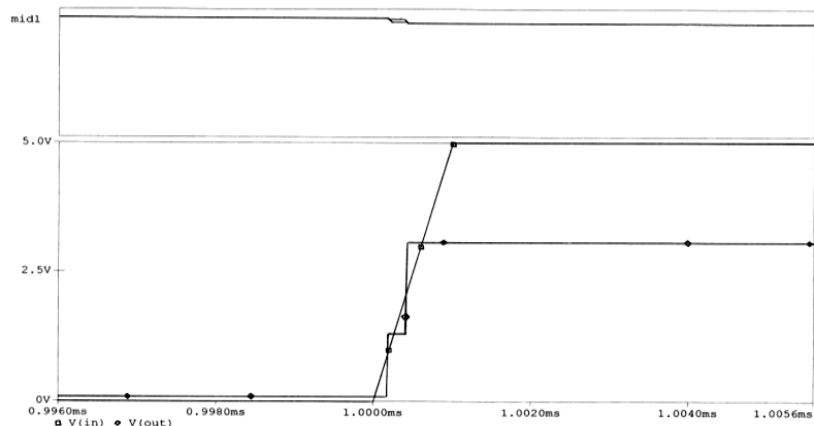


Рис.3. Увеличенный фрагмент диаграммы напряжения для TF=1 мкс.

Если рассмотреть только одну из областей перехода инвертора из состояния '1' в состояние '0' на интервале времени от 998 мкс до 1002 мкс в увеличенном масштабе, то получим временную диаграмму, приведенную на рис.3. Как следует из этого рисунка, модулем Probe отображается неопределенное состояние инвертора: в цифровой части параллелограммом; в аналоговой части – напряжениями 1,3 В и 3,07 В, которые легко измеряются курсором Probe и соответствуют верхнему уровню логического '0' и нижнему уровню логической '1'. Длительность неопределенного состояния в основном зависит от длительности переднего фронта (TF = 1 мс) импульсного напряжения и равно 0,2 мкс. При увеличении длительности переднего фронта импульсного напряжения, длительность неопределенного состояния инвертора резко возрастает. На рис. 4 приведены диаграммы, из которых следует, что при длительности переднего фронта TF = 3 мкс неопределенное состояние увеличивается до 0,7 мкс.

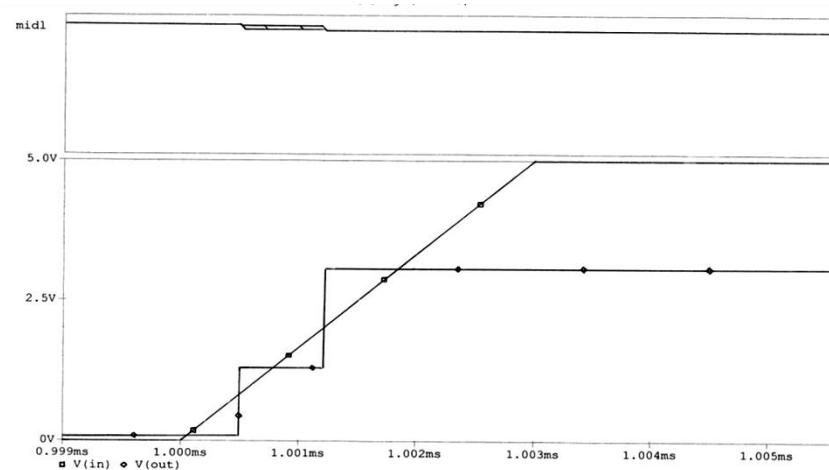


Рис.4. Увеличенный фрагмент диаграммы напряжения для TF = 3 мкс.

При включении в схему (см. рис. 1) третьего инвертора, по результатам её моделирования можно определить время прохождения сигнала через два инвертора, которое приблизительно равно 23 нс. В случае, когда цифровая часть схемы содержит микросхемы, реализующие и другие логические операции («И», «ИЛИ», «ИЛИ-НЕ»), типовые фрагменты её несколько усложняются. Однако это обстоятельство не препятствует определению времени распространения сигналов в микросхемах и получению временных диаграмм при статическом и динамическом рисках сбоя.

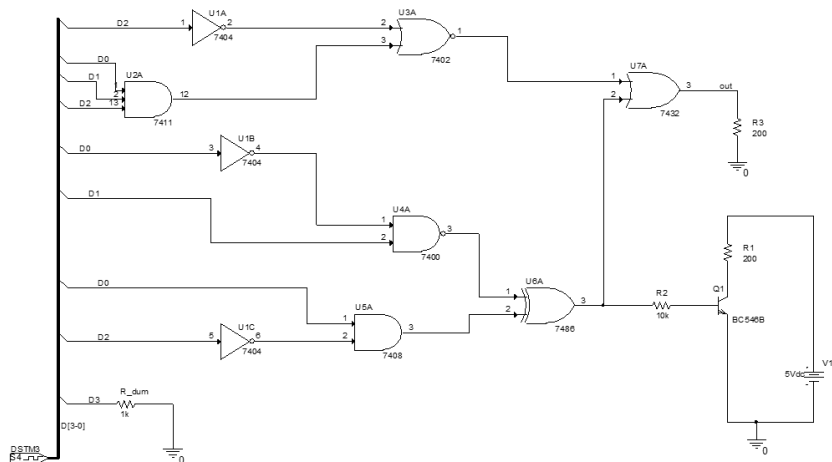


Рис.5. Фрагмент аналого-цифровой схемы с нагрузкой.

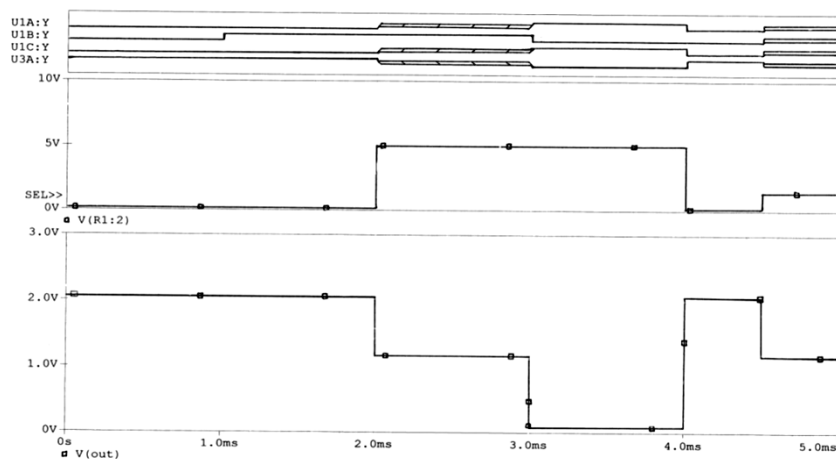


Рис.6. Результаты моделирования схемы, приведенной на рис. 5.

Отображение информации, обрабатываемой цифровой схемой, чаще всего производится на индикаторной панели с индикаторными лампочками (ИЛ), семисегментными индикаторами на жидких кристаллах или светодиодами. Довольно часто управляющими сигналами для устройств отображения

информации служат сигналы с выхода микросхемы, реализующих логическую операцию «ИЛИ-НЕ». На рис. 5 приведен фрагмент цифро-аналоговой схемы, в котором на резистор R3, подаётся напряжение с выхода компонента U7A, реализующему цифровую операцию «ИЛИ-НЕ». Резисторы R3 и R1, имеющие сопротивление 200 Ом, являются эквивалентами двух ИЛ. Резистор R1 (эквивалентен второй ИЛ) включен в коллекторную цепь формирователя импульсов на транзисторе Q1. Чтобы ИЛ загоралась, необходимо подать на неё напряжение 5В, кроме этого необходимо обеспечить запас помехоустойчивости ТТЛ схемы уровнем не менее 2,4 В.

В качестве источника сигнала используется 4-разрядный генератор сигналов типа S4. Этот источник соединяется посредством шины (с именем D[3-0]) со всеми четырьмя линиями передачи данных, имеющими имена 01, 02, 03. Линия 04 связана с резистором – эквивалентом нагрузки R_dum, имеющим сопротивление 1кОм. Настройка генератора S4 производится установкой значений его свойств в следующем формате:

```

COMMAD1=0ms 0101
COMMAD2=1ms 1100
COMMAD3=2ms 0110
COMMAD4=3ms 1011
COMMAD5=4ms 0101
COMMAD6=4.5ms ZZZZ
WIDTH=4
FORMAT=1111

```

В этих записях указываются момент времени (в миллисекундах), за которым записывается двоичный код, определяющий логический сигнал, передаваемый соответственно на линии 01, 02, 03, 04 в этот момент. Код ZZZZ определяет высокоимпедансное состояние всех шин. Свойство WIDTH определяет разрядность шины, а свойство FORMAT определяет двоичную форму записи кода.

Создав проект моделирования схемы, приведенной на рис.5, и запустив процесс моделирования, модулем PSpice будут рассчитаны все электрические величины и логические состояния

цифровых компонентов. Для удобства анализа в окне модуля Probe отобразим временные диаграммы (см. рис. 6), соблюдая следующую последовательность:

– отобразим временную диаграмму напряжения на резисторе R3 – V(out);

– создадим окно для очередного чертежа и в нем отобразим цифровые состояния компонентов: U1A:Y, U1B:Y, U1C:Y – инверторов; U3A:Y – реализующего его операцию «ИЛИ»;

– отобразим временную диаграмму напряжения на коллекторе транзистора Q1-V(R1:2).

Из временной диаграммы напряжения V(R1:2) следует, что на интервале времени 0 – 2 мс вторая ИЛ будет иметь яркое свечение, поскольку ток, протекающий через нее, равен 2,5 мА. На интервале 2 – 4 мс ИЛ погаснет. Падение напряжения на R3 для интервала времени 0 – 2 мс равно 2,07 В, что обеспечит слабое свечение первой ИЛ, падение напряжения на которой станет равной 1,2 В на интервале 2 – 3 мс.

ЛИТЕРАТУРА

1. Хайнеман Р. Визуальное моделирование электронных схем в PSPICE: пер. с нем. М.: ДМК Пресс, 2008. 336с.